

横型ダイヤモンド pin ダイオードの素子動作と電子放出現象およびメカニズムに関する研究

A study of electron emission phenomena and mechanisms in planar-type diamond pin diodes

電気電子情報通信工学専攻 山川 翔也

21N5100075C Shoya YAMAKAWA

1. はじめに

省エネルギー化に重要なパワーエレクトロニクス分野の研究が盛んに進められている。その中でバンドギャップエネルギーが Si より広いワイドギャップ半導体の利用が期待されており、その一つにダイヤモンド（以下、ダイヤ）半導体がある。ダイヤ半導体は熱伝導率や絶縁破壊電界に特に優れており、さらには他の半導体では見られないダイヤ特有の性質も持つ。ダイヤは表面を水素で終端化することによって電子親和力が負の値をとる負性電子親和力 (Negative Electron Affinity: NEA) を発現し、バルク内の自由電子が真空中へ漏れ出る放出さようになる。

産業技術総合研究所では NEA 表面を利用した電子放出源の研究が進められており、先行研究では縦型構造の pin ダイオードの電子放出源としての応用が報告されていた[1]。一方で、縦型 pin ダイオードでは n 層の電界により電子放出が妨げられやすいといった課題が存在した。

一方、量子応用向けに開発された横型 pin ダイオードは電子放出を妨げない構造になっていると考え、実際に卒業研究において i 層が n 型の横型 pin ダイオードからの電子放出現象を確認した。

従来研究から、n 型ダイヤでは図 1 に示すように表面近傍のイオン化ドナーにより真空に対し上向きバンド障壁があり、バルク内の自由電子の電子放出が妨げられると考えられている。

本研究では横型 pin ダイオードの電気特性と電子放出機構を明らかにすることを目的に実験を行った。実験では電子放出に直接影響を及ぼす i 層に着目し、i 層の伝導型を n 型(卒業研究時)から p 型に変えたものと、i 層の膜厚を変えたものを作製し、電子放出電流の測定による比較や光電子

放出顕微鏡による電子放出部位の観察を通して横型 pin ダイオードからの電子放出機構についての解析を行った。

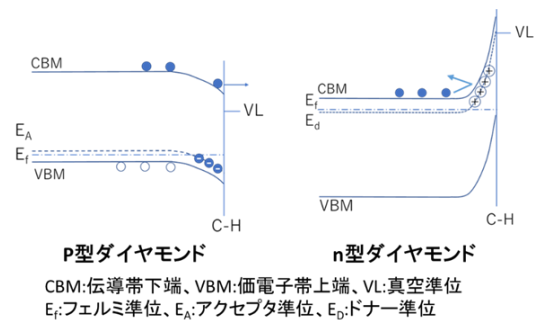


図 1. 水素終端したダイヤモンドの表面近傍でのバンド図[2]

2. 測定試料

図 2 に本研究で扱った横型 pin ダイオードの構造を示す。高温高压合成法で作製した窒素を含有する Ib 型ダイヤモンド基板上にマイクロ波プラズマ CVD 法にて i 層を成膜後、高濃度不純物ドーピングの n<sup>+</sup>層と p<sup>+</sup>層をそれぞれ別々の領域に選択成長法によって形成し、横型 pin ダイオードを作製した。

本研究では図 2 の横型 pin ダイオードの構造で、異なる i 層の条件の試料を 3 種類作製した。試料の分類を表 1 に示す。

試料は i 層が n 型で膜厚が厚い(N 厚)と i 層が p 型で膜厚が厚い(P 厚)、i 層が p 型で膜厚が薄い(B 厚)と

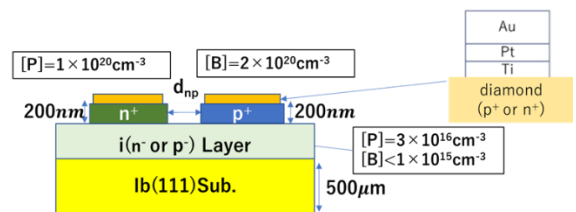


図 2 横型 pin ダイオードの構造

表 1. 試料の i 層の特徴による分類

i層の伝導型	i層		
	N型	P型	
不純物濃度[cm <sup>-3</sup> ]	[P]=3×10 <sup>16</sup>	[B]<1×10 <sup>15</sup>	
i層膜厚[μm]	15±5	15±5	2±1
試料(試料番号)	N厚(h625)	P厚(HB170)	P薄(HB209)

い(P 薄)の 3 種類であり、i 層の違いに着目して実験を行った。

### 3. 測定方法

本研究で行った電子放出電流の測定回路を図 3 に示す。露出した i 層部分から 100 μm 上にダイオードから放出された電子を集めるコレクタ電極を置き、コレクタ電極には 100V 一定に印加する。それと同時にダイオードに印加する電圧を掃引させることでダイオードの動作に対応する NEA 表面からの電子放出電流を測定した。

また図 4 に本研究で扱った東北大学多元研の光電子放出顕微鏡 (Photo Emission Electron Microscopy: PEEM) の模式図を示す。PEEM は紫外線の照射により試料から放出された光電子を電子レンズを用いて、スクリーンに光電子放出像として拡大投影するものである。

本研究においてはダイオードの動作による NEA 表面からの電子放出像 (Diode Emission Electron Microscopy: DEEM とする) の観察に用いた。

### 4. 結果と考察

図 5 にそれぞれの試料の電流-電圧(I-V)特性の代表的な測定結果を示す。横軸はダイオードの順方向電圧で、縦軸は電流値を示す。

図 5 より順方向と逆方向の電流値の桁での違いからダイオードとしての整流性が得られている。ダイヤモンド pn 接合の理論的なビルトイン電圧は 4.5V であるがビルトイン電圧以下の領域でリーク電流を全ての試料で確認した。また、i 層が p 型の (P 厚) と (P 薄) では 0V から順方向でリーク電流が顕著に増加している。これは水素終端した p 型ダイヤモンドの表面に形成される表面伝導層

の影響が考えられた [3]。

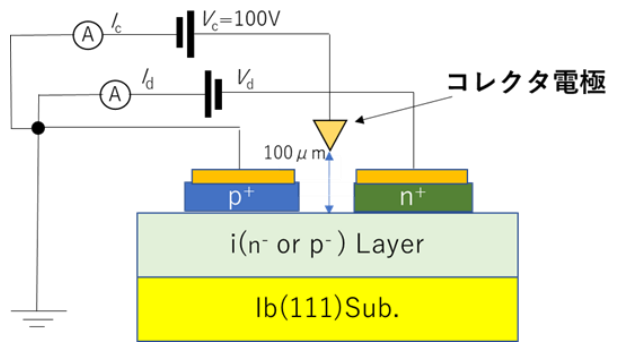


図 3. 電子放出電流測定回路

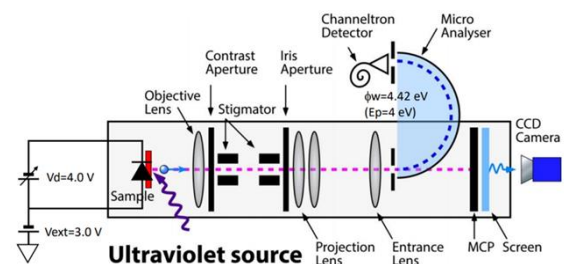


図 4. 光電子放出顕微鏡 PEEM

ダイオード電圧  $V_d=35V$  時の電流から求めた抵抗を図 6 に示す。n 型と p 型では抵抗値が一桁以上異なっている。加えて、(P 厚) と (P 薄) では (P 薄) の方が抵抗値が大きくなっている。これは膜厚の違いに起因し、(P 薄) では電流経路となる部分の厚みが薄いため抵抗値が高くなったと考えられた。

次に電子放出電流の比較を図 7 に示す。なお、図中の電子放出効率とは (電子放出電流) / (ダイオード電流) を示す。図 7 の (N 厚) ではダイオード電流値が小さい範囲に集中しており、n 型の抵抗の高さの影響が考えられる。加えて、電子放出効率も低く、n 型ダイヤモンド表面のバンド湾曲の影響によると考察された。

(P 厚) と (P 薄) ではダイオード電流 10mA 前後で電子放出効率が上昇し最大効率に到達した。これらは i 層の抵抗では説明できない低抵抗化を示しており、ダイオード電流が増加していくことで、i 層中に n+ 層と p+ 層からキャリアが注入され、i 層の熱平衡時のキャリア数を上回る高注入状態となり、i 層の抵抗が減少し、その結果ダイオード電流は抵抗の低い n+ 層

と  $p^+$  層に近い表面付近を流れるようになったと考えれば説明できる。ただし、図 6 より、抵抗は(P 薄)の方が高いことから、抵抗の膜厚依存性が反映していることも考えられた。

図 8 に(P 厚)の低電圧側の代表として  $V_d=5.6V$  時と高電圧側の代表として  $V_d=17V$  時の DEEM 像を示す。DEEM 像では明るく見える箇所が電子放出部位に相当する。印過電圧を大きくすることで(b)のように  $p^+$  層先端と  $n^+$  層の間以外の部位へ電子放出部位が拡大していることを確認した。

電子放出部位の拡大は前述の(P 厚)と(P 薄)の電子放出特性の考察と合致すると考えられた。

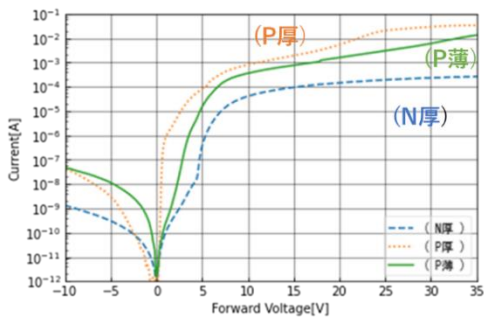


図 5. I-V 特性の比較

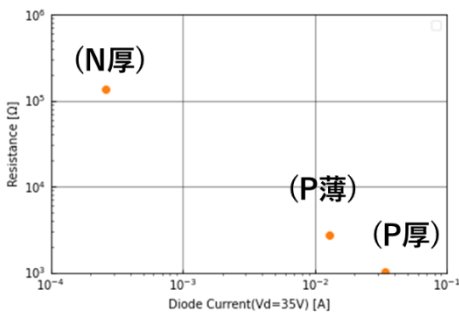
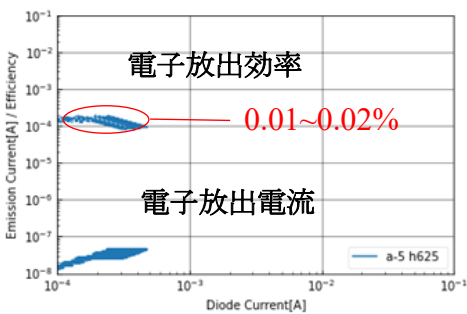
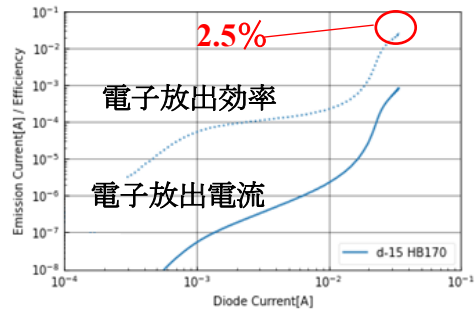


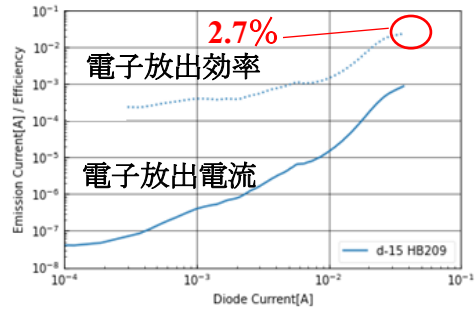
図 6. ダイオード電圧  $V_d=35V$  時の抵抗値の比較



(a) (N 厚)の電子放出特性

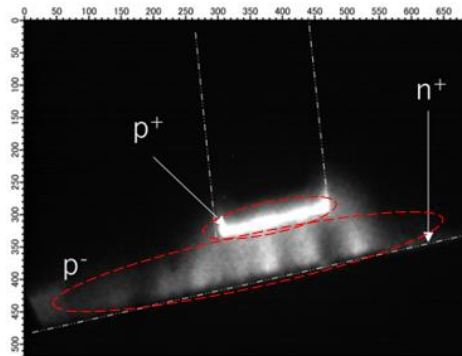


(b) (P 厚)の電子放出特性

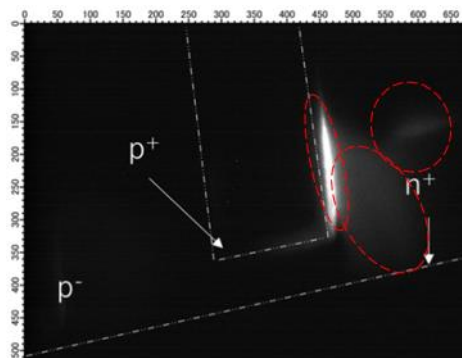


(c) (P 薄)の電子放出特性

図 7. 電子放出特性の比較(a)~(c)



(a)ダイオード電圧  $V_d=5.6V$  時



(b)ダイオード電圧  $V_d=17V$  時

図 8. (P 厚)の順方向印過電圧ごとの DEEM 像(a),(b)

※(b)では装置保護のため MCP 電圧(図 4 参照)を下げているため(a)で見られていた電子放出部位が暗く見えている。

## 5. 総括

本研究では i 層が異なる 3 つのダイヤモンド横型 pin ダイオードを扱った。i 層が n 型の(N 厚)の場合では i 層が p 型の(P 厚),(P 薄)と比べると抵抗が高く、表面での上向きのバンド障壁の影響もあり、電子放出効率が最も低い結果となった。

I 層が p 型の(P 厚)と(P 薄)では(N 厚)に比べ大きいダイオード電流を得ることが可能であり、表面の上向きのバンド障壁も存在しないため、1%を超える高い電子放出効率と電子放出電流が得られた。

(P 厚)ではダイオード電流を増加させたときの高注入状態による電子放出効率の上昇に紐づけられる DEEM 像での電子放出部位の拡大を確認した。

(P 薄)では(P 厚)と同様にある程度大きいダイオード電流を流すことによる電子放出効率の上昇を確認し、(P 厚)と同等の電子放出効率を得られた。しかし、膜厚の違いによる抵抗の違いから、より高電圧が必要であった。

一方で(P 薄)であっても(P 厚)と同等の電子放出電流が得られたことから、横型 pin ダイオードにおいては、高注入状態にて薄膜、厚膜に関係なく表面近傍を電流が主に流れ、ダイオード電流と電子放出効率の関係が似た状況が観測されたと考えられた。

本研究をもとに、i 層の膜厚をより薄くしたもので実験を行い、i 層厚膜の最適値を得るとともに、電子放出部位の拡大を考慮した n<sup>+</sup>層と p<sup>+</sup>層の設計をすることで電子放出効率のさらなる向上へが期待できる。

## 6. 謝辞

本研究は、著者が中央大学理工学研究科・電気電子情報通信工学専攻博士前期課程において、産業技術総合研究所にて行った研究を纏めたものであり、本研究は多くの方々の御指導と御協力の元でなされました。支えてくださった皆様に深く感謝致します。

## 7. 参考文献

- [1] D. Takeuchi, S. Koizumi, T. Makino, H. Kato, M. Ogura, H. Ohashi, H. Okushi, and S. Yamasaki, “Negative electron affinity of diamond its application to high voltage vacuum power switches”, Phys. Status Solidi A 210, No. 10, 1961–1975 (2013)
- [2] D. Takeuchi, M. Ogura, S.-G. Ri, H. Kato, H. Okushi, S. Yamasaki, “Electron emission suppression from hydrogen-terminated n-type diamond”, Diamond & Related Materials 17 (2008)
- [3] F. Maier, M. Riedel, B. Mantel, J. Ristein, and L. Ley, “Origin of Surface Conductivity in Diamond”, Physical Review Letters, Volume 85 number 16, (2000)

## 8. 研究業績

- [1]: 山川 翔也、加藤 宙光、春山 盛善、小倉 政彦、加藤 有香子、牧野 俊晴、竹内 大輔、虻川 匿司、遊佐 龍之介、庄司 一郎” 横型 pin ダイオードの電子放出像観測” 第 82 回応用物理学会秋季学術講演会 [12p-S301-4] 2021 年 9 月
- [2]: 山川 翔也、加藤 宙光、小倉 政彦、加藤 有香子、牧野 俊晴、塚本 涼太、竹内 大輔、庄司 一郎、” ダイヤモンド横型 PIN ダイオードの NEA 表面からの電子放出” 第 83 回応用物理学会秋季学術講演会 [23a-A202-3] 2022 年 9 月
- [3]: 山川 翔也、加藤 宙光、小倉 政彦、加藤 有香子、牧野 俊晴、塚本 涼太、竹内 大輔、庄司 一郎、” ダイヤモンド横型 PIN ダイオードの NEA 表面からの電子放出” 第 36 回ダイヤモンドシンポジウム 2022 年 11 月
- [4]: Shoya Yamakawa, Hiromitsu Kato, Masahiko Ogura, Yukako Kato, Toshiharu Makino, Ryota Tsukamoto, Daisuke Takeuchi, Ichiro Shoji, “Negative Electron Affinity Surfaces of Planar-Type Diamond PIN Diodes”, 2022 MRS Fall Meeting, EQ07.12.03, 11/2022