

降圧型,0.7V出力,CMOS DC-DCコンバータを実現する 任意の電圧が設定可能な参照電源回路の研究

A research of the reference voltage and current source circuit by using the arbitrary configurable output voltage capability for 0.7V output CMOS DC-DC buck converter

電気電子情報通信工学専攻 木野田 房郎
KINODA Fusao

1 はじめに

近年、携帯電話やデジタルスチルカメラ、ノートパソコンなどの小型携帯機器が急成長している。これらの機器は二次電池を電源として用いているが、電池の電圧と内部回路は動作電圧がそれぞれ異なるために、降圧型DC-DCコンバータにより内部でいくつかのレベルの電圧に変換する必要がある。降圧形DC-DCコンバータに対しては、連続使用時間の長時間化のための高効率化とともに、低電圧出力であることが求められている。

低電圧出力のスイッチングレギュレータでは、温度依存性の無い1V以下の電圧源と、安定した電流源を必要とする。しかし、従来のシリコンバンドギャップを用いた定電圧源は、その特性上約1.2Vの出力電圧しか出力できないという問題がある。

そこで本研究では、シリコンバンドギャップと同じ特性を持った、省電力で自由に出力値を変化させることが出来る、新しい参照電源回路を構成することを提案した。

2 参照電源回路の動作原理

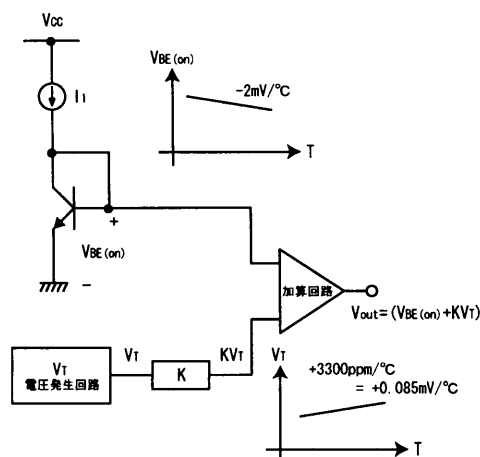


図 1: 仮想的なバンドギャップ参照電圧回路

参照電圧源は、負の温度係数を持つ電圧であるベース-エミッタ間電圧 $V_{BE(on)}$ と、正の温度係数を持つ電圧である熱電圧 V_T を基準とするバイアス源に適切な重み付けをしながら加算すると、ゼロ温度係数を実現することができるという考えを元に設計される。

まず、図1に示す仮想的な回路を考える。出力電圧は、 $V_{BE(on)}$ と定数 K に V_T を掛けた値とを加えたものになるように設計されている。この時出力電圧は以下の式で与えられる。

$$V_{out} = V_{BE(on)} + KV_T \quad (1)$$

また $T = T_0$ において温度係数が 0 となるように K の値を取ると、以下の出力電圧が得られることが知られている。

$$V_{out}(T) = V_{G0} + V_T(\gamma - \alpha) \left(1 + \ln \frac{T_0}{T} \right) \quad (2)$$

負の温度係数を持つ電圧の生成

負の温度係数を持つ電圧の生成は、図1に示すようにベース-エミッタ間電圧 V_{BE} の温度特性を用いる。ベース電流を無視すれば V_{BE} は以下のように書ける。

$$V_{BE(on)} = V_T \ln \frac{I_1}{I_S} \quad (3)$$

また、飽和電流 I_S 及び電流 I_1 の温度係数を考慮すると

$$V_{BE(on)} = V_{G0} - V_T[(\gamma - \alpha) \ln T - \ln EG] \quad (4)$$

ただし、 V_{G0} はシリコンのバンドギャップ電圧、 V_T は熱電圧、 γ は $(4 - n)$ という形で表され、 n は電子の平均移動度の温度係数、 α は I_1 の温度係数、 E と G は定数である。

正の温度係数を持つ電圧の生成

二つのバイポーラトランジスタが異なる電流密度で動作する場合、それらのベース-エミッタ間電圧の差が絶対温度に直接比例することが知られている。

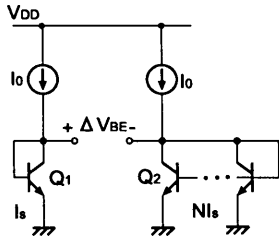


図 2: 正の温度依存性電圧の生成

例えば、図 2 に示すように、1:N のエミッタ面積比を持つ二つのトランジスタがコレクタ電流 I_0 でバイアスされている場合、それらのベース電流が無視できるならば、

$$\Delta V_{BE} = V_{BE1} - V_{BE2} \quad (5)$$

$$= V_T \ln \frac{I_0}{I_{s1}} - V_T \ln \frac{I_0}{NI_{s2}} \quad (6)$$

$$= V_T \ln N \quad (7)$$

となる。ここで V_T は熱電圧であり、 $V_T = kT/q$ である。それゆえ、 V_{BE} の差は、次式で表されるように、正の温度係数を示す。

$$\frac{\partial \Delta V_{BE}}{\partial T} = \frac{k}{q} \ln N \quad (8)$$

このことより、同じ電流を 1 対 N 個のバイポーラトランジスタに流すことによって温度係数 $k/q \ln N$ の正の温度係数を持つ電圧が取り出せることが分かる。

3 基本的な参照電源回路

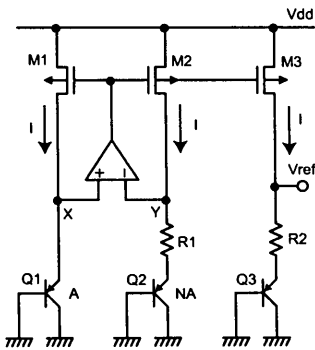


図 3: 基本的な参照電源回路

図 3 に基本的な参照電源回路の構成を示す。面積比の違う 2 つのバイポーラトランジスタに同じ電流 I を流すことにより、 $Q1$ と $Q2$ のベース-エミッタ間電圧に電位差が生まれる。これを抵抗 $R1$ で電流に変換することにより正の温度係数を持つ電流 I を得る。

$$I = \frac{1}{R_1} V_T \cdot \ln N \quad (9)$$

この電流 I をミラーリングし $M3$ 側に流すと、正の温度係数を持つ電流 I に $R2$ を掛けたものと負の温度係数を持つ V_{BE} の電圧の合成電圧が得られる。

$$V_{ref} = V_{BE3} + \frac{R_2}{R_1} V_T \ln N \quad (10)$$

ここで $T = T_0$ において 0 になるような条件を求めると、以下の式が得られる。

$$\left(\ln EG + \frac{R_2}{R_1} \ln N \right) = (\gamma - \alpha) \ln T_0 + (\gamma - \alpha) \quad (11)$$

またこの条件式を満たす $R1$, $R2$ を選択すると

$$V_{ref} = V_{G0} + V_T(\gamma - \alpha) \left(1 + \ln \frac{T_0}{T} \right) \quad (12)$$

となる。この式は式 (2) と同じものであり、適切な抵抗値を設定することにより参照電源回路を構成できることが分かる。またこの時の出力電圧は約 1.2 [V] であり、出力電圧を変更することが出来ない。

4 新しい構成

参照電圧発生回路の構成に関する検討

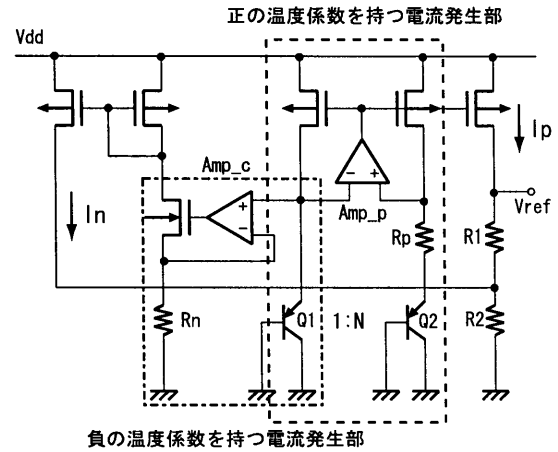


図 4: 参照電圧源構成図

図 4 に新規に設計した参照電圧源回路を示す。正の温度係数を持つ電流 I_p と負の温度係数を持つ電流 I_n を、適当な重み R_1 , R_2 を用いることによって温度係数を 0 にする構成となっている。

式 (7) より、 I_p には正の温度係数を持つ電流

$$I_p = \frac{1}{R_1} V_T \ln N \quad (13)$$

をミラーリングした電流が流れる。ここで N はバイポーラトランジスタのエミッタ面積比である。

次に負の温度係数を持つ電流を生成するために、 $Q1$ のエミッタにオペアンプを接続し、 R_n にエミッタ電圧

をかける。 R_n に流れる電流 I_n は式 (4) より

$$I_n = \frac{1}{R_n} (V_{G0} - V_T[(\gamma - \alpha) \ln T - \ln EG]) \quad (14)$$

このとき、Vrefの出力電圧は式(13)および、式(14)より、

$$\begin{aligned} V_{ref} &= I_p \times (R_2 + R_3) + I_n \times R_3 \quad (15) \\ &= \frac{R_2}{R_n} V_{G0} - \frac{R_2}{R_n} (\gamma - \alpha) V_T \ln T \\ &\quad + V_T \left(\frac{R_1 + R_2}{R_p} \ln n + \frac{R_2}{R_n} \ln EG \right) \quad (16) \end{aligned}$$

となる。ここでVrefの式を温度で微分し、 $T = T_0$ において0になるようにする条件を求めると、

$$\frac{R_2}{R_n} (\gamma - \alpha) (\ln T_0 + 1) = \frac{R_1 + R_2}{R_p} \ln N + \frac{R_2}{R_n} \ln EG \quad (17)$$

という条件式が得られる。式(17)の条件を満たすと、参照電圧源の出力電圧Vrefは以下のように計算される。

$$V_{ref} = \frac{R_2}{R_n} \left\{ V_{G0} + V_T (\gamma - \alpha) \left(1 + \ln \frac{T_0}{T} \right) \right\} \quad (18)$$

式(18)は式(2)に係数 R_2/R_n を掛けたものである。よってこの回路構成を用いれば、一般的な参照電圧源と同じ温度特性を持ちながら、自由に出力電圧を変化させる事が出来る事が分かる。

参照電流発生回路の構成に関する検討

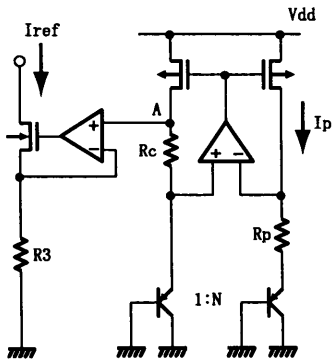


図 5: 参照電流源構成図

電流源は図5の構成とした。IrefはA点の電圧を抵抗 R_3 で電流に変換したもので、

$$I_{ref} = \frac{1}{R_3} \left(V_{BE} + \frac{R_c}{R_p} V_T \ln N \right) \quad (19)$$

ここでIrefは式全体に $1/R_3$ がかかっているため、抵抗の温度係数が出力に表れるため、抵抗の温度係数をキャンセルする。抵抗の温度係数を ΔR とすると R_3 は

$$R_3(1 + (T - 298)\Delta R) \quad (20)$$

で表される。ここで ΔR は抵抗の温度変化率であり、25°C の時 R_3 の値をとるとする。 $T = T_0$ において0になるような条件は

$$\begin{aligned} \ln EG + \frac{R_c}{R_p} \ln N \\ &= \frac{\Delta R}{1 - 298\Delta R} \frac{q}{k} V_{G0} \\ &\quad + (\gamma - \alpha) \left(\ln T_0 + \frac{1 + (T_0 - 298)\Delta R}{1 - 298\Delta R} \right) \quad (21) \end{aligned}$$

式(21)の条件を満たし、 T_0 を25°C(298K)とすると、電流源の電流Irefは以下の様な式となる。

$$I_{ref} = \frac{1}{R_3(1 - 298\Delta R)} \times \left\{ V_{G0} + V_T (\gamma - \alpha) \left(1 + (1 - 298\Delta R) \ln \frac{T_0}{T} \right) \right\} \quad (22)$$

式(22)は式(2)に類似しており、ほぼ同様の温度特性が期待できることが分かる。

5 評価結果

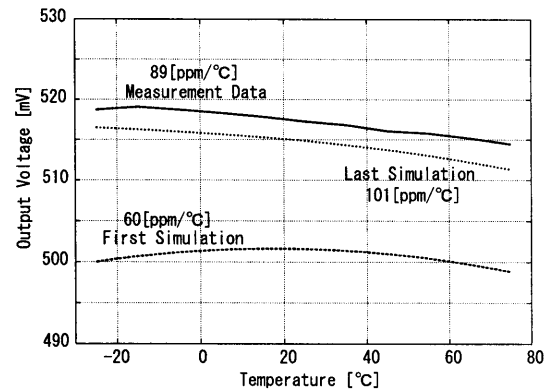


図 6: 電圧源温度特性

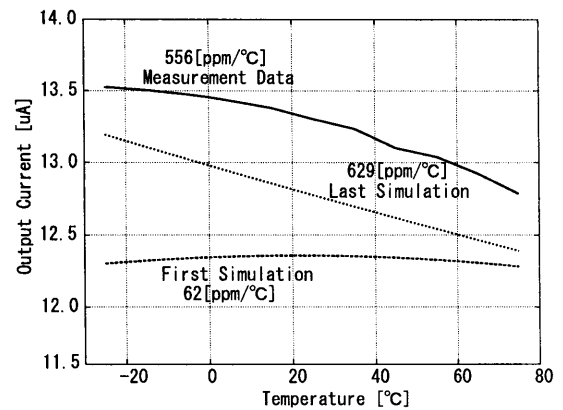


図 7: 電流源温度特性

図6及び図7に0.35μm CMOSプロセスで製作した試作ICの測定結果を示す。Measurement Dataが測定

結果, First Simulation がシミュレーション結果である. この結果を比較するとシミュレーションと温度特性が全く違う. これは今回使用した CMOS プロセスで構成したバイポーラトランジスタの特性が分からず, First Simulation では違うプロセスのパラメータを使用したため起きたものと考えられる.

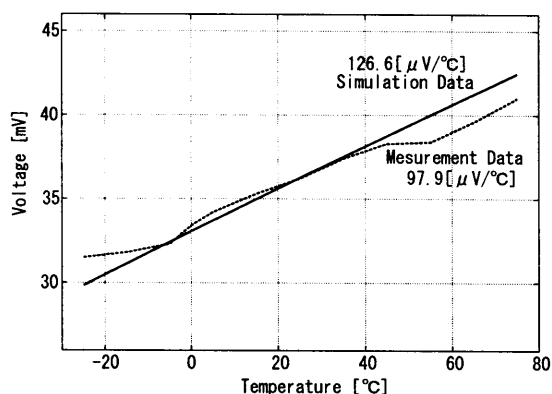


図 8: 正の温度依存性電圧

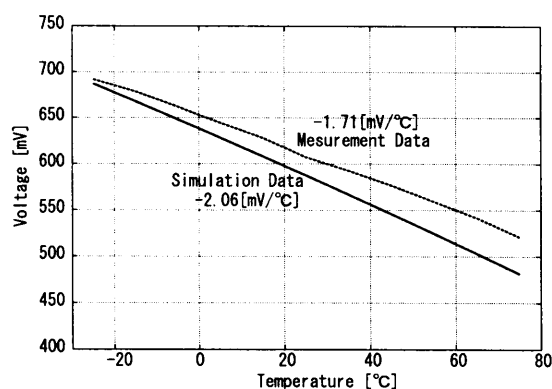


図 9: 負の温度依存性電圧

そこで, 同 CMOS プロセスで製造したバイポーラトランジスタの温度特性を測定した. 結果を図 8, 図 9 に示す. 正の温度係数を持つ電圧を発生させているバイポーラトランジスタの V_{BE} の電位差の温度特性は, シミュレーションでは $126.6 [\mu\text{V}/^\circ\text{C}]$ であるのに対して $97.9 [\mu\text{V}/^\circ\text{C}]$ となっている. また, 負の温度係数を持つ電圧を発生させているバイポーラトランジスタの V_{BE} の温度特性は, シミュレーションでは $-2.06 [\text{mV}/^\circ\text{C}]$ であるのに対して $-1.71 [\text{mV}/^\circ\text{C}]$ となっている.

以上から分かるように, シミュレーションと測定結果では温度特性に大きな違いが見られる. また出力電圧の温度特性を定める正の温度係数を持つ電圧及び負の温度係数を持つ電圧がシミュレーション値と違うため, シミュレーションの温度特性と違っていることがわかる.

そこで, 測定結果から温度特性を再現したパラメータを用いて再度シミュレーションを行ったところ, 図 6 及び

図 7 の Last Simulation の結果を得た. Last Simulation と Measurement Data を比較するとほぼ同様の特性を示しており, バイポーラトランジスタの特性による影響が大きいことが分かる. また, 今回得たバイポーラトランジスタの温度特性を用いて再設計することにより, 希望通りの温度特性が得られると考えられる.

6 結論

本研究では, 出力を自由に設定可能な参照電源回路を新規に設計した. また, $0.35\mu\text{m}$ CMOS プロセスを用いて回路を試作し, 評価を行った. 試作チップの評価では, 参照電源回路としての動作を確認できた.

また今回は DC-DC コンバータ向けとして設計を行ったが, より低電圧で動作する手法を検討する事により, ADC や DAC 等の他の回路に組み込むことができるのではないかとと思われる.

謝辞

本研究を行うにあたり, 多大なる御指導を賜った杉本泰博教授に心により感謝の意を表します.

参考文献

- [1] Hiroki Sakurai, Yasuhiro Sugimoto, "Analysis and Design of a Current-Mode PWM Buck Converter Adopting the Output-Voltage Independent Second-Order Slope Compensation Scheme", *IEICE TRANS. FUNDAMENTALS*, Vol.E88-A, No.2, pp.490-497, FEBRUARY 2005
- [2] 古川勲, 修士論文 高効率 CMOS DC-DC コンバータ回路の研究, 中央大学 杉本研究室, 2002
- [3] 清沢浩康, 修士論文 オンチップ化 CMOS DC-DC コンバータの温度補償された基準電圧源に関する研究, 中央大学 杉本研究室, 2003
- [4] S.M.Sze, "Physics of Semiconductor Devices 2nd Edition", John Wiley & Sons.
- [5] Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer, "Analysis and Design of Analog Integrated Circuits Fourth Edition", John Wiley & Sons Inc.
- [6] Behzad Razavi, "Design of Analog CMOS Integrated Circuits", The McGraw-Hill Companies, Inc.
- [7] Ka Nang Leung, Philip K. T. Mok "A Sub-1-V 15-ppm/ $^\circ\text{C}$ CMOS Bandgap Voltage Reference Without Requiring Low Threshold Voltage Device", *IEEE J. Solid-State Circuits*, Vol.37, No.4, pp.526-530, APRIL 2002