相変化メモリの高信頼・低電力書き込み方式の研究 Study on Highly Reliable and Low Power Program Methods of Phase Change Memories

<u>学会・論文に未発表の非公開情報は要旨に掲載</u> していません

電気電子情報通信工学専攻 江上 徹

Toru EGAMI

1. はじめに

サーバや PC など電子機器の消費電力が大きく なり、演算処理やデータ記憶を行う集積回路の低 電力化、不揮発化が本質的に重要となる。これら の電子機器には不揮発性のストレージである HDD が使用されているが、DRAM との間に大き な性能ギャップが存在する。この差を埋めるため に NAND フラッシュメモリを使用した SSD が普 及しているが、SSD でも DRAM との間に性能ギ ャップが存在する。そこで NAND フラッシュメモ リを置き換え、記憶装置の性能ギャップを埋める ことが可能であるストレージクラスメモリ(SCM) の研究が進められている。

現在有力と見られている SCM の 1 つに PRAM(Phase change Random Access Memory)があ る[1-2]。PRAM は DVD などに使用している材料 を使っており、また1つのセルで複数の値を記憶 する多値化が可能で、単純な構造であるため微細 化に向いているなどの利点がある。そのため、 DRAM との性能差を埋める SCM としての役割や NAND フラッシュメモリの置き換えなどが期待 されている。しかし、PRAM は書き込み電流が大 きいため消費エネルギーが大きくなるといった 問題がある。そこで、消費エネルギーを小さくす るために超格子構造の PRAM(Super-Lattice PRAM, SL-PRAM)の研究が進められている。PRAM を超 格子構造にすることによって消費エネルギーを 削減可能となる。以上の利点を踏まえて PRAM、 SL-PRAMに注目し、研究を行う。

2. PRAM、SL-PRAMの原理

PRAMはGST系の相変化材料を使用しており、 適切な電圧を印加することで発生したジュール 熱により、アモルファス相と結晶相の間で相変化 を起こす(図 1)。PRAM はこの相の違いによる抵 抗値の変化をメモリとして利用している。アモル ファス相になると高抵抗状態となり、結晶相にな

ると低抵抗状態となる。PRAM に書き込みを行う 場合、低抵抗状態をアモルファス化し高抵抗状態 にする動作は RESET と呼ばれ、高抵抗状態を結 晶化して低抵抗状態にする動作を SET と呼ぶ。 RESET は高い電圧を短時間かけることにより発 生するジュール熱で相変化材料を融点以上に加 熱した後、立下り時間を短くし、急冷することに より実行可能である。SET の場合、200℃程度に 温めた相変化材料を電圧パルスの立下り時間を 長くとることにより、徐々に冷ましていくことで 行われる。PRAM は高速で書き込みを行うことが 可能であるが、フラッシュメモリと比較すると書 き込み電流が非常に大きく、並列で書き込むのに 適していない。また、書き込み電流が大きいと選 択スイッチに流せる電流の制限を超える可能性 や、配線の抵抗による電圧降下の影響を受け、書 き込みが困難になるといった問題がある。そこで、 この問題を解決するために SL-PRAM と呼ばれる 超格子という特殊な構造を持つ PRAM が提案さ れている[3]。

SL-PRAM は図2に示した通り、GeTe 層がSbTe 層に挟み込まれた構造をしており、電圧を印加す ることでSbTe 層は動かずに、GeTe 層のGe 原子 が相に垂直な方向に動くことで抵抗値が変化す る。従来のPRAM は相変化材料を溶かすことによ って相変化を起こすため、Ge やTe やSb といっ た原子が一定の規模でランダムに動く。一方で、 SL-PRAM はGe 原子のみを1方向に動かすだけで あるため、エントロピーの増加を抑制し、書き込 み電流を小さくすることが可能となる。





3. SL-PRAM における基本特性、信頼性測定

3.1 RESET、SET 特性

本研究ではSL-PRAM メモリデバイスの測定を行 うことで、RESET 特性、SET 特性などの基本特性 を測定し、PRAM との比較を行う。また、SL-PRAM は Ge 原子のスイッチングによって抵抗値が変化 すると考えられているが、この理論を認めていな い研究者もいるため、電気的特性の観点から Ge 原子スイッチング理論の証明を行う。まず、 SL-PRAM と PRAM の RESET 電圧の比較を図 3 に、RESET 電流の比較を図4に示す。図3より、 PRAMはRESET を行うのに 2.5V 程度必要である のに対し、SL-PRAM は 1.1V 程度であり、約 56% 低い電圧で RESET の実行が可能になる。また、 RESET 電流の比較では図4より、PRAM は RESET 実行時に7mA程度の電流が流れているのに対し、 SL-PRAM は 200µA 程度で書き込みか可能になっ ており、RESET 電流を約97%抑制可能となる。

次に SL-PRAM、PRAM における SET 特性の比 較を行う。まず、SET 電圧の比較を図5に、この 時の SET 電流の比較を図 6 に示す。図 5 より、 PRAM、SL-PRAM ともに SET を行うのに 1.2V 程 度の電圧が必要であることが分かる。PRAM は 1.2V~2.0V まで SET に成功しているのに対し、 SL-PRAM は 1.6V から SET に失敗している。この ことから、印加する電圧が大きいと逆に SET に失 敗することが分かる。次に図6より、PRAMはSET を行うのに電流が 5mA 程度流れているのに対し、 SL-PRAMは250µA程度で書き込みが行えており、 PRAM と比較して約 95%低い電流で SET が可能 である。また、PRAM は SET 電圧が 1.2V の時に 書き込み電流が 10 倍程度大きくなっている。こ れは図 5、6より、電圧 1.2V 時に相変化材料が溶 けて、アモルファス相から結晶相に相変化が起き て抵抗値が低下したため、SET 電流が大きくなっ たと考えられる。しかし、SL-PRAM は図 5、6



より、電圧 1.2V 時で SET に成功し、抵抗値が低 下しているのに対し、SET 電流はほとんど変化し ていない。このことから、SL-PRAM は相変化材 料を溶かすことなく、Ge 原子のみが動くことによ って抵抗値が変化すると考えられる。

次に SL-PRAM と PRAM の SET パルスの立下 りの比較を図 7 に示す。図 7 より、SL-PRAM は T_{pw} =100ns という条件のもとでは SET を行うのに

立下りは必要ないことが分かる。SL-PRAM、 PRAM ともに RESET と比較すると SET は低速で あることが分かる。また、PRAM は立下りが大き くなるにつれて抵抗値が低下している。これは、 PRAM は SET パルスの立下り部分で相変化材料 の冷め具合を制御することにより SET を実現し ている。そのため、立下りを大きくすると相変化 材料を冷ますことが容易になるため、抵抗値を低 下されることが可能となる。しかし、SL-PRAM は立下りが大きくなると SET に失敗している点 が見られる。よって、SL-PRAM は SET パルスに 立下りが必要ないことが分かる。このことから、 SL-PRAM は相変化材料を溶かしてから冷却する という動作を必要としないことが分かり、相変化 によって抵抗値を変化させている PRAM とは書 き込みのメカニズム異なり、Ge 原子のみが動くこ とによって抵抗値が変化すると考えられる。

3.2 温度特性

PRAM は熱による相変化を利用しているため、 周囲の温度に影響を受け、抵抗値が変化する。 SL-PRAM も構造は異なるが PRAM と同じ相変化 材料を使用しているため、周囲の温度に影響を受 ける可能性がある。そこで本研究では、温度によ る抵抗値の変化を検証する。まず、図8に85℃で 書き込みを行い、27℃に温度を変化させて読み出 しを行った時の抵抗値の変化を示す。図8より、 SL-PRAM、PRAM ともに 85℃で RESET、SET を 行い、27℃で読み出しを行うと抵抗値が大きく変 化することが分かる。また、SL-PRAM と PRAM では似たような温度特性を持っている。温度の変 化によって抵抗値が変化するが、SLC で利用する 場合、閾値を低めに設定すれば温度が85℃までは エラーを起こすことなく読み出しを行うことが 可能である。しかし、NAND フラッシュメモリの 置き換えを考えると大容量化や低コスト化のた めに MLC での利用は必要である。そこで図 9 に PRAMにおいて85℃でMLC書き込みを行い、-5℃ まで温度を変化させて読み出しを行った時の抵 抗値の変化とその時の読み出し電流の変化を示 す。図 9(a)より、各値の読み出しのマージンはほ とんどなく、温度に対して閾値を一定にするとエ ラーが起きる。実際に回路で 0、1 を判別する場 合、読み出してきた電流値によって判別を行うが、 図 9(b)より温度に対して閾値を一定にするとエラ



図9(a) 温度による抵抗値の変化(b) 温度による読み 出し電流値の変化

ーが起きるため、温度の変化によって基準の電流 も変化させる必要がある。そこで、絶対温度に比 例する電流を生成する PTAT(Proportional To Absolute Temperature)回路と温度に依存せずに一 定の電流を出力する CONST 回路を用いることに よって、温度によって基準の電流を変化させる。

4. 読み出し基準電流生成回路測定結果

図 10 に PTAT 回路、CONST 回路を示す。図 10(a) より PTAT 回路から出力される電流 *I*_{PTAT} は

$$I_{PTAT} = \frac{kT}{qR_{BGR}} \ln \frac{m_1}{m_2} \tag{1}$$

となり、温度 *T* に依存する電流を得ることが可能 となる。また、図 10(b)より CONST 回路から出力 される電流 *I*_{CONST} は

$$I_{CONST} = \frac{V_2}{R_1} + I_2'$$
 (2)

となる。ダイオード電圧 V_2 の温度特性は一般的に -2.0mV/K なので、 V_2/R_1 は負の温度特性を持つ。 また、 $I_2'=I_{PTAT}$ なので I_2 'は正の温度特性を持つ。 よって、 $V_2/R_1 \ge I_2$ 'を足し合わせて温度特性が 0 になるように抵抗 R_1 を決定すると、 I_{CONST} は温度 に依存しない電流となる[4]。ここで、PTAT 回路 から出力される電流 I_{PTAT} と CONST 回路から出力 される電流 I_{CONST} にカレントミラー回路を用いる ことにより、出力電流 I_{OUT} は

$$I_{OUT} = N_{P_PTAT} \times I_{P_PTAT} - N_{N_PTAT} \times I_{N_PTAT} + N_{P_{CONST}} \times I_{P_{CONST}} - N_{N_{CONST}} \times I_{N_{CONST}}$$
(3)
= $(A - C) \times T + (B - D)$

となり、温度に依存する電流と温度に依存しない 電流となる。よって、温度によって出力電流 *I*our の傾きと切片を変化させることが可能になるた め、読み出しのマージンを取得することが容易に なる[5]。

図 11 に SPICE を用いたシミュレーションによ り生成した最適な基準電流 I_{ref3} を示し、図 12 に実 測結果を示す。図 11 より、オンにする P_PTAT と N_CONST のカレントミラースイッチの数を適切 にし、傾きと切片を調整することで、「01」と「00」 の読み出しマージンを取得可能となる最適な基 準電流 I_{ref3} を生成することが可能となる。また、 図 12 より、基準の電流 I_{ref3} の傾きと切片を変化さ せることで、温度によって読み出し電流値が変化 してもエラーを起こすことなく「01」と「00」を 判別することが可能なことを実測結果から証明 した。





参考文献

- [1] S. Lai et al., IEEE IEDM, 2001, pp. 803
- [2] M. Gill et al., IEEE ISSCC, 2002, pp. 158
- [3] J. Tominaga et al., IEEE IEDM, 2010, pp. 528
- [4] H. Bamba et al., IEEE JSSC, 1999, pp. 670
- [5] K. Miyaji et al., IEEE ASSCC, 2012, pp. 313

発表文献

学術雑誌

- <u>OT. Egami</u>, K. Johguchi, S. Yamazaki and K. Takeuchi, "Investigation of multi-level-cell and SET operations on super-lattice phase change memories," Japanese Journal of Applied Physics, 2014
- [2] K. Johguchi, <u>T. Egami</u>, K. Miyaji and K. Takeuchi, "A Temperature Characteristics Tracking Read Reference Current and Write Voltage and Read Generator for Multi-Level Ge₂Sb₂Te₅-based Phase Change Memories," IEICE Transactions on Electronics, 2014

国際会議

- <u>OT. Egami</u>, K. Johguchi, S. Yamazaki and K. Takeuchi, "Investigation of Multi-Level-Cell Operation with 2-Step SET Pulse and SET Operation on Super-Lattice Phase Change Memories," International Conference on Solid State Device and Materials, 2013
- [2] K. Johguchi, <u>T. Egami</u> and K. Takeuchi, "Low-Power Super-Lattice Phase-Change Memory without Melting and Write-Pulse Down Slope," International Reliability Physics Symposium, 2013
- [3] K. Johguchi, <u>T. Egami</u>, K. Miyazi and K. Takeuchi, "Write Voltage and Read Reference Current Generator for Multi-Level Ge2Sb2Te5-based Phase Change Memories with Temperature Characteristics Tracking," International Memory Work shop, 2013

国内会議

- ○<u>江上 徹</u>,上口 光,竹内 健,"相変化メモリの環境 温度依存性評価,"集積回路研究会,信学技報,vol. 112, no. 365, ICD2012-107, pp. 65, 2012 年 12 月
- [2] 山崎 泉樹, <u>江上 徹</u>, 上口 光, 竹内 健, "超格子相変 化メモリの SET 書き込み最適化の研究,"第 61 回応 用物理学関係連合後援会, 2014 年 3 月
- [3] 山崎 泉樹, 上口 光, 江上 徹, 吉岡 和顕, 竹内 健, "GST-PCM と SL-PCM の高速・低エネルギーの電気 特性評価と書き込み/読み出し回路," LSI のシステム とワークショップ, 2014 年 5 月