

# 小型 LCD 駆動回路用 nMOS 単チャネル DC-DC コンバータの設計手法に関する研究 A Study on a Design Method of nMOS DC-DC Converters for Small LCD Driver Circuits

電気電子情報通信工学専攻 渡部元気

Genki Watanabe

## 1. はじめに

小型液晶ディスプレイ (LCD: Liquid Crystal Display) は携帯電話やデジタルカメラなど様々なモバイル機器に用いられている[1]. そのため, 小型 LCD の高品質化, 低コスト化が求められている. LCD の駆動方式は, 単純マトリクス方式に比べ, コントラストが高く, 動画の残像が残らず, 応答速度が速いという特徴を持つアクティブ・マトリクス方式が主流となっている[2]. この方式では, 画素の1つ1つにアクティブ素子を利用し, 目的の画素を確実に点灯させたり, 消したりすることができるので高品質な画質を得ることができる. アクティブ・マトリクス方式の LCD の駆動回路の概略を図1に示す.

また, 低温ポリシリコン(LTPS: Low-Temperature Poly-Silicon) 薄膜トランジスタ(TFT: Thin Film Transistor)の開発により, LCD 駆動回路全体を液晶と同じガラス基板上に形成する SoG(System on Glass)技術を実現している[3]. SoG 技術により, 高性能化, 製造コストの低減を実現しているが, さらなる製造コストの低減が求められている. そのため, 実現された回路の nMOS 単チャネル化を行うことで, 通常の CMOS プロセスで回路を構成する場合と比べ, 製造プロセスを削減することが出来, 製造コストの低減を図る[4].

そこで, 本研究では小型 LCD 向け駆動回路の一部である DC-DC コンバータを nMOS 単チャネルで構成する. DC-DC コンバータは液晶駆動回路において, 複数の駆動電圧で駆動させ, 低消費電力を実現するための直流電圧を生成するために用いられる. 回路における消費電力は駆動電圧幅の 2 乗に比例するため, 直流電圧を別の電圧の直流電圧に変換する回路である DC-DC コンバータを液晶駆動回路内で用いる事で, 論理ブロック等は低電圧で, 出力部は液晶を駆動するのに必要な高電圧で動

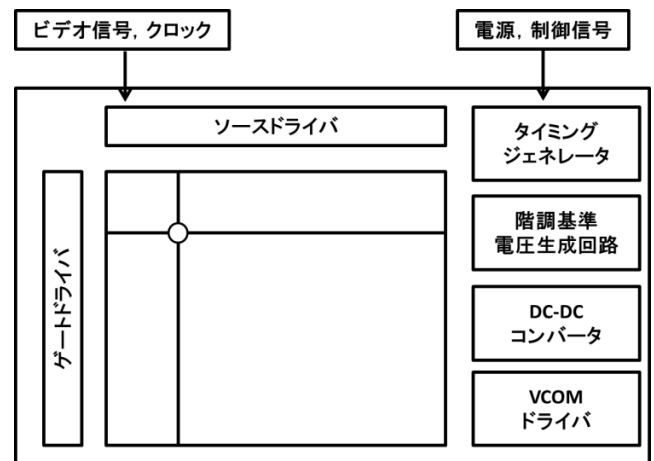


図1: LCD 駆動回路の例

作させる事が出来, 液晶駆動回路の小消費電力動作を実現する事が出来る. この DC-DC コンバータには, 「効率」・「立ち上がり/立ち下がり時間」・「出力リップル電圧」等の評価項目があるが, 本研究が対象とする LTPS TFT を用いた小型 LCD 向け液晶駆動回路は持ち運びデバイスに用いられるため, バッテリーの持続時間に影響する「効率」と安定した出力を行うために, 「出力リップル電圧」について着目した.

ここで, 液晶における回路設計技術は確立しておらず, 設計者が時間をかけて設計しているという問題がある. そんな中, 液晶パネルは異なる製造工場での製造や異なるトランジスタ特性を持って作られることがある. その一つ一つに対し, 新規の回路設計を行うことはコストの点で好ましくない. そのため, 既に設計済みの回路を初期回路とし, 所望の特性が得られるように, トランジスタサイズの調整で解決することが求められる. 本研究では LTPS TFT により実現した SoG 技術を用いた, nMOS 単チャネル化された DC-DC コンバータについてのトランジスタサイズでの設計法について提案し, 検討する.

## 2. 小型 LCD 駆動回路用 DC-DC コンバータ

DC-DC コンバータは直流電圧を別の直流電圧に変換する回路である。本研究で扱う液晶駆動回路用 DC-DC コンバータでは、5V を 10V に、0V を -5V にそれぞれ変換する。このため、昇圧型 DC-DC コンバータで 5V を 10V に変換し、降圧型 DC-DC コンバータで 0V を -5V に変換する。本研究では昇圧型 DC-DC コンバータの設計手法について述べる。

## 3. 昇圧型 DC-DC コンバータ

### 3.1 Dickson 型チャージポンプ

昇圧型 DC-DC コンバータの中で、スイッチとキャパシタのみで構成することができる回路にチャージポンプがある。このチャージポンプの中に、Dickson チャージポンプ回路という回路がある[5]。また、Dickson チャージポンプを元にし、改良した回路が作られている。

Dickson チャージポンプはダイオードが直列に接続され、そのそれぞれのダイオードの間にキャパシタが接続されている。キャパシタの一方には隣り合うキャパシタに入るクロックとは逆の位相を持つクロックが入るように接続されている。この逆の位相を持つ二相クロックが ON と OFF を繰り返すことにより、ダイオードが導通、非導通する。この間、ダイオードに挟まれているキャパシタに電荷が蓄えられ、これを繰り返すことで、徐々に昇圧を繰り返す。図 2 は Dickson チャージポンプに使われているダイオードをダイオード接続したトランジスタに変更した回路である。この回路ではダイオード接続されたトランジスタがスイッチの役割をし、直流電圧を昇圧する。本研究では、トランジスタのスイッチに nMOS トランジスタを使用した Dickson チャージポンプを扱う。この回路のことを以下では、Dickson 型チャージポンプと呼ぶ。

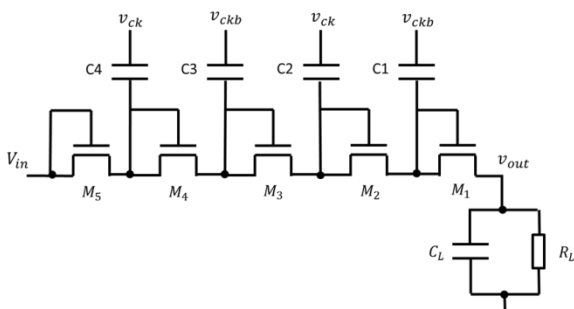


図 2 : Dickson 型チャージポンプ

## 4. 設計手法

nMOS トランジスタとキャパシタのみで構成できる昇圧型 DC-DC コンバータの多くは Dickson 型チャージポンプが元となっている。この Dickson 型チャージポンプの設計手法を確立することにより、他の Dickson 型チャージポンプを改良した回路の結びとする。以下、この設計手法で変更するパラメータはトランジスタのゲート幅  $W$  とキャパシタの容量  $C$  である。

前提の認識として、トランジスタのゲート幅  $W$  が大きくなるにつれて、 $v_{out}(t)$  も高くなり、キャパシタの容量  $C$  が大きくなるにつれて、 $v_{out}(t)$  も高くなる。この認識をもとに、設計法の中に二分探索法を用いる。またトランジスタモデルを用いたシミュレーションで求めざるを得ない。また、本研究では SmartSPICE を用いた設計技法について検討する。

### 4.1 評価対象の選定

図 2 の負荷抵抗  $R_L$  は DC-DC コンバータが直流電圧を変換し、供給する回路を想定し、所望の値を与える ( $R_L=50[\text{k}\Omega]$ )。負荷容量  $C_L$  は Dickson 型チャージポンプの最終段のトランジスタが ON の時には電荷を蓄え、OFF の時には電荷を負荷抵抗  $R_L$  に供給する役割をはたしている。この負荷容量  $C_L$  は出力リップル電圧によりもとめることができるが、トランジスタのゲート幅を大きくすると、出力電圧が所望の電圧値まで到達しているが、出力リップル電圧が所望の値よりも大きくなることもある。そのため、出力リップル電圧の低減と許容の範囲に抑えながら、設計する手法について提案する。

### 4.2 提案手法

提案手法は 1. チャージポンプの負荷 2. チャージポンプの最終段 3. チャージポンプの最終段以外の段の順に行う。図 3 の  $C_1$  に与えられるクロックの半周期を  $\tau$  と置き、クロック電圧  $v_{ck}(t)$  は以下の波形であるとする。

$$v_{ck}(t) = \begin{cases} \text{立ち上がり} & : -\frac{\delta_r}{2} \leq t \leq \frac{\delta_r}{2} \\ v_{ck}[H] & : \frac{\delta_r}{2} \leq t \leq \tau - \frac{\delta_f}{2} \\ \text{立ち下がり} & : \tau - \frac{\delta_f}{2} \leq t \leq \tau + \frac{\delta_f}{2} \\ 0 & : \tau + \frac{\delta_f}{2} \leq t \end{cases}$$

$v_{ckb}(t)$ はこれの反転で、同様に  $0 \sim v_{ck}[H]$ (シミュレーションでは  $5[V]$ )のパルス波形である。時刻  $-\frac{\delta\tau}{2}$ あるいは  $\tau - \frac{\delta\tau}{2}$ は、トランジスタ  $M_1$ あるいは  $M_2$ の導通・遮断の切り替わり時刻と完全に一致しないため、以下の議論は誤差を伴い、その許容誤差を  $\varepsilon$  で表し、これは指定されるものとする。  $\tau - \frac{\delta\tau}{2}$ と  $\tau + \frac{\delta\tau}{2}$ に対しても同様である。

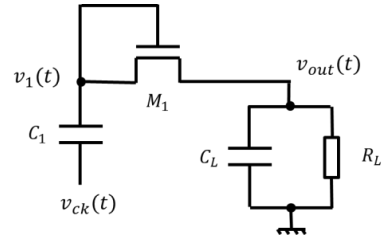


図3 チャージポンプの最終段

#### 4.2.1 チャージポンプの負荷

簡単のため、出力電圧  $v_{out}(t)$  の許容振れ幅(出力リップル電圧)を次のようにすると

$$\Delta v_{out} = v_{out}[H] - v_{out}[L] \quad (1)$$

$$v_{out}[H] = V_{out} + \frac{\Delta v_{out}}{2} \quad (2)$$

$$v_{out}[L] = V_{out} - \frac{\Delta v_{out}}{2} \quad (3)$$

となる。出力電圧  $V_{out}$  および許容振れ幅  $\Delta v_{out}$  は指定されるものとする。これらの値を満たすため、負荷容量  $C_L$  の値は、次式を満たしている必要がある。すなわち、  $M_1$  が OFF している半周期  $\tau$  の間に  $v_{out}(t)$  が  $v_{out}[H]$  から  $v_{out}[L]$  まで変化するため、  $C_L$  はおよそ次式を満たす値である。

$$C_L \cdot (v_{out}[H] - v_{out}[L]) = \int_{\tau}^{2\tau} i_{RL}(t) dt = \int_{\tau}^{2\tau} \frac{v_{out}(t)}{R_L} dt \quad (4)$$

ここで、  $M_1$  が OFF している半周期  $\tau$  の間の  $v_{out}(t)$  は次のような指数関数で表される。

$$v_{out}(t) = v_{out}[H] \cdot e^{-\frac{t-\tau}{R_L C_L}} \quad (5)$$

式(4.2.6)の両辺の対数をとれば、  $C_L$  の値を決まることが出来る。以下では、  $C_L$  はこの値に近い値が指定されているものとする。

#### 4.2.2 チャージポンプの最終段

定常状態において、  $v_1(t)$  を  $C_1$  の両端の電圧とし、

$$C_1 = C_L \quad (6)$$

$$v_1(0) = v_{out}[L] \quad (7)$$

$$v_{out}(0) = v_{out}[L] \quad (8)$$

として、

$$v_{out}(\tau) = v_{out}[H] + \varepsilon \quad (9)$$

となるような  $M_1$  のゲート幅  $W_1$  の最小値  $W_{min}$  を求める。このとき、  $W_{min}$  は、  $C_1$  に十分な電荷があり、かつ電圧  $v_1(0)$  も十分大きいときに、半周期  $\tau$  の間に  $M_1$  を通して電荷を流すことができる最小のゲート幅であると言える。

この  $W_{min}$  を二分探索法で求める。この値  $W_{min}$  はチャージポンプの全てのトランジスタのゲート幅の最小値になる。

次に、以下の条件 **Out** を満たす  $C_1$  と  $v_1(0)$  の対を探索する。この探索で使った対を  $(C_1(W_1), v_1(W_1))$  と表記する。

条件 **Out**:

$$v_{out}(\tau) = v_{out}[H] + \varepsilon \quad (10)$$

$$\text{Max}[v_{out}(t) | 0 \leq t \leq \tau] = v_{out}(\tau) = v_{out}[H] + \varepsilon \quad (11)$$

この条件 **Out** は、出力電圧  $v_{out}(t)$  が  $V_{out}$  の付近で、振れ幅が  $\Delta v_{out} + \varepsilon$  以内であることを保証する。これは指定された  $M_1$  のゲート幅  $W_1$  に対しての、適切な容量  $C_1$  とその初期電圧  $v_1(0)$  である。この  $(C_1(W_1), v_1(W_1))$  を二分探索法で求める。この時、条件 **Out** を満たし、かつ  $C_1$  が最小の対  $(C_{1,opt}(W_1), v_{1,opt}(W_1))$  を求める。ここで、  $C_1$  が最小のものを求めることは、回路面積において容量が支配的であるためであり、計算時間を小さくしたいためである。すなわち、  $W_1$  の 1 つの値に対して、複数の  $C_1$  と  $v_1(0)$  の値の候補ができ、それら全てを調べると計算時間が増えるので、それを抑えようとしているからである。これにより得られた 3 つ組  $(W_1, C_{1,opt}(W_1), v_{1,opt}(W_1))$  のシミュレーションを行うと、時刻  $\tau$  における  $C_1$  の両端の電圧  $v_1(\tau) = v_1[L]$  は、  $\varepsilon$  程度の誤差があるかもしれないが、それを許容することにすれば、どれも同じ値になる。

#### 4.2.3 チャージポンプの最終段以外の段

$(W_1, C_{1,opt}(W_1), v_{1,opt}(W_1))$  を利用する。ここで、  $(W_1, C_{1,opt}(W_1))$  の対に対して  $v_1[H] = v_{1,opt}(W_1)$  が必要であることがわかる ( $v_1[H]$  はクロックの入っていない  $v_1(t)$  の最大電圧)。これを満たすことができる回路を最終段以外の段で設計することで、4.2.2 で設けた条件を満たすことができることが考えられる。そのため、最終段以外の段についてはトランジスタのゲート幅  $W$  を一定、キャパシタ  $C$  の容量を一定にし、二分探索を行う。

## 5. 結果

$(W_1, C_{1_{opt}}(W_1))=(420[\mu\text{m}], 373[\text{pF}])$ を用いて、他の段のトランジスタのゲート幅  $W$  を一定、キャパシタ  $C$  の容量を一定にし、二分探索を行った結果(W1\_420)と、全てのトランジスタのゲート幅  $W$  を一定、キャパシタ  $C$  の容量を一定にし、二分探索を行った結果(ALL)を比較する。

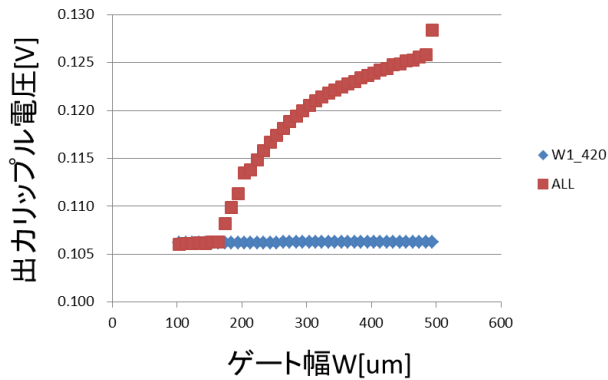


図4 出力リップル電圧比較

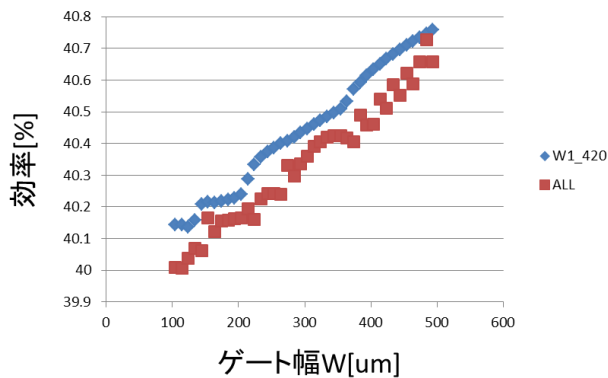


図5 効率比較

## 6. まとめ

本文では、nMOS単チャネル化されたDickson型チャージポンプに対して、出力部に近い最終段を設計することで、出力リップル電圧を所望の値に抑えることができる手法を提案した。この提案する手法に対して、シミュレーションを用いて確認した。結果から、トランジスタのゲート幅を大きくすることにより、効率は良くなるが、ALLの方は出力リップル電圧が大きくなることがわかる。そのため、この提案手法により最終段を設計することで、トランジスタのゲート幅を大きくし、効率を上げながら、出力リップル電圧を抑えることができることは優位性があると検討できる。

## 参考文献

- [1] E.Lueder, Liquid Crystal Displays: Addressing Schemes and Electro-Optical Effects, John Wiley & Sons, 2001.
- [2] Y.Kida, Y.Nakajima, M.Takatoku, M.Minegishi, S.Nakamura, Y.Maki, T.Maekawa, "A 3.8 inch half-VGA transfective color TFT-LCD with completely integrated 6-bit RGB parallel interface drivers," EURODISPLAY 2002, LN-4, pp.831-834, 2002.
- [3] T.P. Brody, J.A. Asars, G.D. Dixon, "A 6×6 inch 20 lines-per-inch liquid-crystal display panel," *IEEE Trans. On Electron devices*, pp. 995-1001, 1973.
- [4] S-H.Yeh, W-T.Sun, J-S.Yu, C-C.Chen, J.Lee, C-S.Yang, "System-on-Glass LTPS LCD using p-type TFTs," SID 2006 DIGEST, pp.1177-1180, 2006.
- [5] J.F. Dickson, "On-Chip High-Voltage Generation in MNOS Integrated Circuits Using an Improved Voltage Multiplier Technique," *IEEE Journal of Solid-State Circuits*, Vol. SC-11, No.3, pp. 374-378, June 1976.